

## Mecanismo de representación para la evolución automática de circuitos analógicos

Aurora Torres Soto<sup>1</sup>, María Dolores Torres Soto<sup>2</sup>,  
Eunice Esther Ponce de León Sentí<sup>1</sup>

<sup>1</sup> Benemérita Universidad Autónoma de Aguascalientes,  
Departamento de Ciencias de la Computación, México

<sup>2</sup> Benemérita Universidad Autónoma de Aguascalientes,  
Departamento de Sistemas de Información,  
México

{mdtorres, atorres, epoce}@correo.uaa.mx.com

**Resumen.** Este trabajo expone el problema de diseño de circuitos analógicos y presenta un mecanismo de representación para su diseño automático mediante herramientas de la computación evolutiva. Para mostrar la flexibilidad y potencialidad de nuestra propuesta, se incluyen ejemplos de la codificación de tres circuitos, entre los que se encuentran un filtro pasa-bajas de Butterworth de cuarto orden y uno de Chebyshev de tercer orden. Mediante estos ejemplos, se muestra que el mecanismo es muy compacto, que codifica simultáneamente topología y tamaño de los elementos de circuito y que es capaz de manejar valores de dispositivos disponibles comercialmente, lo que reduce las discrepancias entre los circuitos diseñados evolutivamente y los implementados físicamente. Finalmente se hace acopio de las bondades que presenta nuestro mecanismo de representación de circuitos, entre las que sobresale la posibilidad de construir circuitos con toda clase de topología, abonando al uso de la inteligencia artificial en este campo.

**Palabras clave:** Circuitos analógicos, computación evolutiva, diseño automático, representación de redes eléctricas, filtros pasa-bajas.

### Representation Mechanism for Automatic Evolution of Analog Circuits

**Abstract.** This work exposes the analog circuit design problem and presents a representation mechanism for its automatic design using evolutionary computing tools. To show the flexibility and potentiality of our proposal, examples of the coding of three circuits are included, among them are a fourth order Butterworth low pass filter and a third order Chebyshev low pass filter. Using these examples, it is shown that the mechanism is very compact, that it simultaneously encodes topology and size of circuit elements, and that it is capable of handling commercially available device values, reducing discrepancies between evolvable designed and physically implemented circuits. Finally, the benefits presented by our circuit representation mechanism are gathered, among which the possibility

of building circuits with all kinds of topology stands out, contributing to the use of artificial intelligence in this field.

**Keywords:** Analog circuits, evolutionary computing, automatic design, representation of electrical networks, low-pass filters.

## 1. Introducción

El diseño de circuitos es considerado como una tarea artesanal debido a la gran cantidad de conocimientos, habilidades y experiencia que implica de los diseñadores. La complejidad de su naturaleza, le ha hecho objeto para el desarrollo de diferentes herramientas que pretenden asistir a los ingenieros en sus diferentes etapas. Actualmente las herramientas de diseño de circuitos digitales han alcanzado una enorme versatilidad; sin embargo, el escenario en relación al diseño de circuitos analógicos es muy diferente.

Aunque desde finales de los años 70, los circuitos analógicos han sido reemplazados por los digitales, muchas funciones permanecen siendo analógicas debido a la naturaleza analógica de los transductores [1]. Agregando a esto, el hecho de que el diseño analógico es una tarea intensiva, muy consumidora de tiempo y que requiere de habilidades y conocimientos especializados [2], no debe sorprender que se realicen diferentes esfuerzos para asistirlo.

El diseño electrónico tiene como objetivo la obtención de un circuito funcionalmente correcto, lo más sencillo y eficiente posible y en el menor plazo de tiempo. El uso de herramientas de simulación ha modificado sustancialmente el proceso de diseño, pues ahora es posible realizar numerosos análisis de forma automática; antes de llevar el diseño a su implementación.

Por otro lado, el enorme éxito que los algoritmos evolutivos han tenido en el diseño de circuitos digitales [3-6] entre otros, ha motivado el uso de estas herramientas en el diseño de circuitos analógicos. Este trabajo propone abordar el diseño analógico mediante el uso de la computación evolutiva; lo que implica, que se establezcan al menos, un mecanismo de representación y una función objetivo como lo menciona [7].

El área conocida como electrónica evolutiva aparece en 1998 [8]; a partir de entonces, su objetivo ha sido el diseño de circuitos electrónicos mediante la creación de algoritmos evolutivos. Uno de los principales retos a resolver cuando se usa electrónica evolutiva, es la forma como se codificará el circuito [1], así es que en este trabajo se propone un mecanismo de representación de circuitos analógicos que sea suficientemente flexible para la construcción de diferentes tipos de circuitos y que permita la evolución simultánea de la topología del circuito y del establecimiento de los tipos de elementos de circuito y sus valores. Este mecanismo es descrito detalladamente y sus posibilidades son discutidas mediante la descripción de dos filtros pasa-bajas convencionales, reservando su implementación en herramientas evolutivas para trabajos futuros.

En la siguiente sección se habla sobre el problema de diseño de circuitos analógicos, en la sección 3 se establecen los conceptos básicos de la computación evolutiva y en la sección 4 se expone el mecanismo de representación propuesto; así como algunos conceptos relacionados con los filtros analógicos. Finalmente, en la sección 5 se discuten las conclusiones del trabajo.

## **2. Diseño de circuitos**

El diseño o síntesis de circuitos, es el proceso de creación de un dispositivo electrónico que cumple un grupo de especificaciones previamente establecidas. Este proceso comprende dos operaciones básicas: el establecimiento de la disposición de los elementos de circuito “topología” y la determinación del valor y tipo de cada elemento del circuito “tamaño”[9]; sin embargo, visualizando el proceso de diseño desde la definición del dispositivo a construir, podemos identificar tres fases fundamentales [2]:

- 1) El establecimiento de las especificaciones del circuito,
- 2) La determinación de la topología del circuito,
- 3) La optimización y establecimiento de los valores de los parámetros.

Respecto al establecimiento de las especificaciones de un circuito, es el paso en el que se define el problema de diseño; la optimización y establecimiento de los valores de los parámetros, suponiendo una topología fija, es una parte que ha sido abordada por múltiples investigadores [10, 11, 12], mediante el uso de métodos deterministas, estocásticos e híbridos; sin embargo, aún no se ha resuelto la generación automática de la topología.

En la mayor parte de los trabajos relacionados con el diseño automático, los algoritmos evolutivos se han empleado exclusivamente para la tercera fase (optimización y establecimiento de los valores de los parámetros), habiendo establecido previamente la topología por diseñadores expertos o habiendo partido de un grupo de posibles topologías [13], sin embargo, estas técnicas dependen en gran medida de la experiencia y conocimiento de los diseñadores.

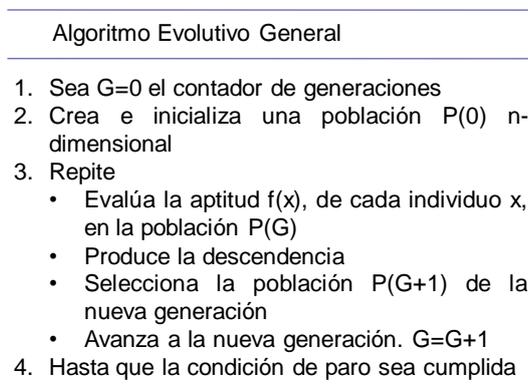
Aun cuando se trabaja con topologías convenientes y fijas, con frecuencia la optimización y el establecimiento de los valores de los parámetros es insuficiente para alcanzar el desempeño esperado, de manera que se debe modificar la topología [14]; lo que implica que el proceso de optimización de parámetros deba comenzar desde el principio [2]. Este escenario confirma que la síntesis automática de la topología de los circuitos analógicos y de radio frecuencia, es actualmente un problema abierto como lo establecen Sorkhabi y Zhang en [15].

Por otro lado, el enorme costo que implica la construcción de nuevas bibliotecas para cada nuevo circuito; ha ocasionado que el diseño mediante la selección de topologías fijas estén siendo desplazadas por su generación automática [16].

La generación automática de la topología se refiere a la construcción de la estructura que un circuito va a presentar, es decir, el establecimiento de la forma como se van a conectar los elementos que lo forman partiendo de una “hoja en blanco”[13]; enfoque adoptado en este trabajo.

## **3. Computación evolutiva**

Desde un punto de vista simple, la evolución natural es un proceso de optimización en el que el objetivo es mejorar la habilidad de los organismos o sistemas para sobrevivir en un medio ambiente dinámico y competitivo [17].



**Fig. 1.** Algoritmo evolutivo genérico.

El hecho de que la evolución se comporte como un proceso de depuración y mejora de las especies, ha motivado a la comunidad científica para adoptar algunos de sus mecanismos en la solución de problemas. La computación evolutiva es el área de las ciencias computacionales que utiliza modelos computacionales del proceso evolutivo, tales como la selección natural y la supervivencia y reproducción de los individuos más aptos, para la solución de problemas basados en la computadora [17]. Aunque existe una amplia variedad de algoritmos evolutivos, todos tienen en común que implementan un proceso evolutivo para formar un algoritmo de optimización. La figura 1, resume los aspectos más relevantes de un algoritmo evolutivo; sin embargo, se debe mencionar que algunos paradigmas pueden variar de este patrón.

Algunos de los principales paradigmas de la computación evolutiva, así como los trabajos clásicos sobre ella o literatura que se recomienda, se listan a continuación:

1. Algoritmos Genéticos [18, 19].
2. Programación Genética [20].
3. Programación Evolutiva [21].
4. Algoritmos de Estimación de la Distribución[22].
5. Estrategias Evolutivas [23].
6. Evolución Diferencial [24].

Los primeros algoritmos que emularon la evolución genética con resultados prácticos fueron los algoritmos genéticos, razón a la que deben su enorme popularidad; sin embargo, el mecanismo de representación que se propone en este trabajo puede ser adoptado por cualquier técnica de la computación evolutiva.

#### **4. Descripción de la propuesta**

Todas las herramientas de generación de la topología, usan como punto de partida una plantilla a la que se conectan los elementos [13]. En el caso de las redes eléctricas de dos puertos (categoría a la que pertenecen los filtros analógicos pasivos), es

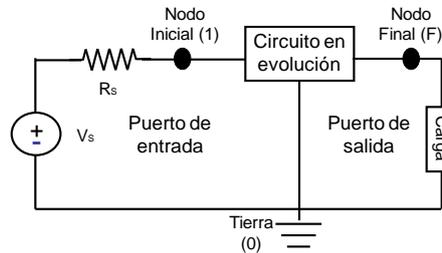


Fig. 2. Plantilla para una red eléctrica de dos puertos.

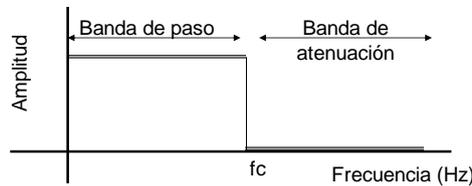


Fig. 3. Respuesta en frecuencia de un filtro ideal.

frecuente que la plantilla en la que se evoluciona el circuito, esté constituida de los nodos que representan al puerto de entrada y al puerto de salida del circuito. La plantilla empleada en este trabajo se muestra en la figura 2. Este patrón ha sido utilizado en la evolución de diferentes tipos de filtros [25-28 y 16].

De esta figura se puede apreciar que los nodos de entrada de la red eléctrica (puerto de entrada) son el nodo 1 “Nodo inicial” y el nodo 0 “Tierra”, mientras que la salida (puerto de salida) se encuentra entre el nodo F “Final” y el nodo 0 “Tierra”. Tanto el proceso de generación de la topología, como el de determinación de los valores de los elementos (establecimiento del tamaño), tienen lugar entre los tres nodos mencionados. Naturalmente, esta plantilla puede ser cambiada de acuerdo al objetivo del diseño.

Para este trabajo se analiza el mecanismo de representación suponiendo que el objetivo de diseño es un filtro analógico pasivo, es decir, un circuito que se constituye exclusivamente de elementos de circuito pasivos. Esta decisión obedece al hecho de que este tipo de red eléctrica es la que ha sido más frecuentemente utilizada por los investigadores del área, pues el filtrado es una disciplina bien comprendida [27].

Un filtro electrónico puede considerarse como un dispositivo selectivo a la frecuencia, que permite dar forma de una manera prescrita a la respuesta en magnitud o en fase [29]. En otras palabras, es un circuito que bloquea las señales de cierto rango de frecuencias, mientras permite el paso de aquellas con frecuencias en distinto rango [30].

La figura 3 muestra lo que se conoce como la respuesta en frecuencia de un filtro pasa-bajas ideal. Este filtro, de acuerdo con su nombre, permite el paso de las señales eléctricas cuya frecuencia se encuentre por debajo de la frecuencia de corte ( $f_c$ ), atenuando completamente las de frecuencia superior a  $f_c$ .

Cabe mencionar que la respuesta descrita en la figura anterior corresponde a un modelo teórico ideal, pues con dispositivos reales, no es factible obtener este comportamiento; sin embargo, en la medida en la que la respuesta real se aproxime a la ideal, el filtro es de mejor calidad.

Para medir la funcionalidad de los filtros, éstos son sometidos a diferentes condiciones de frecuencia de la fuente de poder, mientras que se evalúa el nivel de voltaje a la salida.

Este procedimiento es conocido como barrido de frecuencias, produciendo la respuesta en frecuencia del circuito.

Si se ajusta la amplitud de un generador de voltaje a “Vin” volts y su frecuencia a “F” Hz, mientras se mide la salida de voltaje de un filtro “Vout” volts, se puede obtener la ganancia de voltaje como la relación de Vout/Vin. Este valor se mide en decibeles [dB] y está dado por la ecuación 1:

$$Hv = 20 \log \frac{V_{out}}{V_{in}}. \quad (1)$$

De manera que la ganancia de voltaje de un filtro en su banda de paso puede ser de 0dB, mientras que, en la banda de atenuación, se espera que exhiba ganancias negativas.

#### 4.1. Representación de Circuitos

A fin de emplear una herramienta evolutiva para la solución de un problema complejo, el primer paso es el establecimiento de la representación de una posible solución al problema. Al mecanismo empleado para representar un individuo (solución), en términos que la computación evolutiva ha heredado de la biología, se le conoce como cromosoma.

Una representación adecuada es fundamental para que el proceso de optimización sea exitoso y es conveniente que exhiba las siguientes características [13]:

- Flexibilidad: Codificación suficientemente adaptable para representar una amplia variedad de individuos.
- Sencillez: Decodificación tan fácil como sea posible.
- Robustez: Capacidad para soportar las modificaciones ejecutadas por los operadores genéticos.

Teniendo en consideración que la evolución en nuestro problema debe producirse tanto a la topología como a la determinación de los valores de los elementos (tamaño), es decir, que los operadores genéticos deben ser capaces de introducir diversidad no solamente en la forma como se conectan los elementos de circuito, sino en el número de elementos que lo constituyen y en los tipos y valores de estos, se optó por crear una técnica de representación de desarrollo. De acuerdo a Mattiussi y Floreano [31], aunque éstas son más complicadas que las técnicas de representación directas; son más compactas aunque requieren de un mecanismo que dirija el proceso de desarrollo (construcción de la red).

En este trabajo, el mecanismo de construcción de la red es el algoritmo de generación de circuitos cuya discusión está fuera del alcance de este trabajo, pero que está descrito en [13].

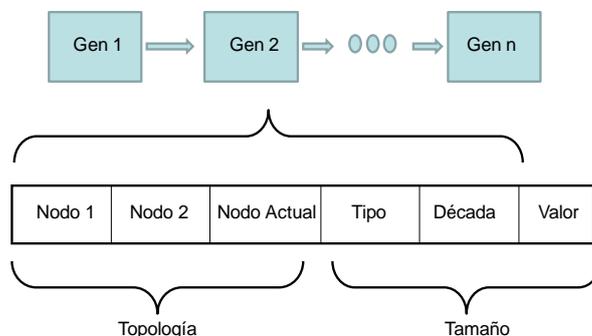


Fig. 4. Cromosoma y descripción de un gen.

Un circuito es representado por cromosomas de longitud variable, pues de esta manera no se requiere de conocimiento experto del problema y no se limita la potencialidad de exploración de los algoritmos evolutivos [32]. Un cromosoma (solución candidata o circuito), es representado por una lista enlazada de nodos (genes); donde cada nodo (gen) representa a un elemento de circuito con información de su topología y de su dimensión. La figura 4 muestra el cromosoma diseñado para la evolución de circuitos analógicos pasivos. En ésta se presenta la manera como un cromosoma se constituye de genes y el tipo de información que almacena cada gen.

De la figura anterior se aprecia que cada elemento de circuito posee información sobre el lugar que ocupa en la red eléctrica (primeros dos campos) y sobre su naturaleza y tamaño (últimos tres campos).

#### 4.2. Codificación de Elementos del Circuito

Para facilitar la implementación del circuito resultante y reducir las discrepancias entre el circuito evolucionado y el implementado; el mecanismo de representación de circuitos incluye el concepto de valores comerciales propuesto por Horrocks y Khalifa [33]. Adicionalmente se emplean las series E6 y E12 de valores comerciales.

El tipo de elemento de circuito se codifica con un valor entero, por lo que este mecanismo puede integrar 232 diferentes tipos de dispositivos electrónicos (cantidad más que sobrada para este propósito). Y el valor se configura en el formato de notación científica siguiente:

$$cvalor * 10^{cdécada}, \quad (2)$$

donde *cvalor* es el valor codificado en el campo valor del gen de acuerdo con el tipo de elemento de circuito y *cdécada* es el exponente codificado en el campo década del gen de acuerdo con el tipo de elemento de circuito.

Debido al hecho de que tanto valor como década están codificados por un entero, también éstos disponen de 232 posibles valores; que comparados con los 6 o 12 de las series E6 y E12 respectivamente (vea la tabla 1), resultan fácilmente codificables; incluso si se desea usar una serie de valores comerciales más extensa, como es la E24 o la E48, esto no implica ninguna modificación a la representación.

**Tabla 1.** Series de valores comerciales.

Valor	E12	E6	E3
0	10	10	10
1	12	15	22
2	15	22	47
3	18	33	
4	22	47	
5	27	68	
6	33		
7	39		
8	47		
9	56		
10	68		
11	82		

**Tabla 2.** Codificación propuesta para redes eléctricas pasivas.

Tipo	Década	Valor
C (0)	$10^{-5} - 10^{-9}$ (0 – 4)	E6 (0 – 5)
R (1)	$10^1 - 10^6$ (0 – 5)	E12 (0 – 11)
L (2)	$10^{-1} - 10^{-6}$ (0 – 5)	E12 (0 – 11)

En relación con la década, este es un multiplicador que representa los prefijos del sistema internacional de unidades y que tomará valores convenientes según el tipo de elemento de circuito que se está codificando.

La tabla 1 muestra los valores normalizados de componentes electrónicos de acuerdo con las series E12, E6 y E3. De acuerdo con la serie de valores comerciales que se esté utilizando, el valor del dispositivo corresponderá al valor de la serie; por ejemplo, si el campo valor tiene un 2 y se está utilizando la serie E12, significa que el valor codificado que se debe tomar es 15; mientras que, si se trata de la serie E6, un valor de 2 corresponde a 22.

El rango de valores que un elemento puede tomar depende del tipo de elemento. Por ejemplo, los valores típicos prácticos de las resistencias oscilan entre los  $K\Omega$  y los  $M\Omega$ ; mientras que los valores típicos de los capacitores están por debajo de los  $\mu F$  y las inductancias, normalmente exhiben valores en el orden de los mH. Teniendo estas limitaciones prácticas presentes; un rango de valores que pueden tomar los últimos tres campos del cromosoma se muestra en la Tabla 2. Aunque cabe mencionar que no existe ningún impedimento para expandir o restringir este rango de acuerdo con el tipo de circuito que se pretende diseñar.

Así, para representar una resistencia de  $100K\Omega$  mediante la serie E12, deberemos usar Tipo =1, Década =3 y Valor =0; es decir  $10 \times 10^4$  que equivale a 100000 ohms.

En relación con la codificación de la topología de la red eléctrica, ésta se encuentra en los primeros campos del cromosoma: Nodo 1 corresponde al nodo al que se conecta la terminal 1 del elemento de circuito y Nodo 2 corresponde al nodo de la red al que se conecta la terminal 2 del dispositivo. Nodo Actual es un apuntador hacia el nodo que deberá ser conectado el siguiente elemento de la red. El propósito de este apuntador es cuidar que la red eléctrica no quede abierta en alguna parte, impidiendo el flujo de corriente y produciendo como consecuencia, un circuito no factible.

### 4.3. Ejemplos de codificación

A fin de integrar todos los elementos discutidos en la sección anterior, se utilizará el mecanismo de representación propuesto en la codificación de diferentes redes eléctricas; entre las que se encuentra una red diseñada usando la aproximación de Butterworth y otra usando la aproximación de Chebyshev.

La figura 5 muestra un circuito pasivo arbitrario construido en la plantilla discutida en la sección 4 y la figura 6, su correspondiente codificación mediante el mecanismo de representación propuesto. En esta figura se aprecia que el circuito construido entre los nodos inicial (1), final (F) y tierra (0), se compone de 5 elementos de circuito (tres inductancias, un capacitor y una resistencia). Siguiendo el cromosoma que lo representa, entre los nodos 1 y 0, se encuentra un elemento tipo = 0 (capacitor), cuyo valor = 3 (E6:33) y década = 3 (-8). Es decir, es un capacitor de  $33 \times 10^{-8}$  F o 330nF. Enseguida, entre los nodos 1 y 2, se encuentra un elemento tipo =2 (inductancia), con valor = 5 (E12:27) y década = 2 (-3); lo que codifica a una inductancia de 27mH y así sucesivamente. De manera que independientemente de lo complicado de la topología de una red, la codificación depende exclusivamente del número de elementos que constituyen al circuito.

El mecanismo de representación presentado es capaz de construir desde topologías clásicas hasta aquellas que retan la intuición del diseñador humano.

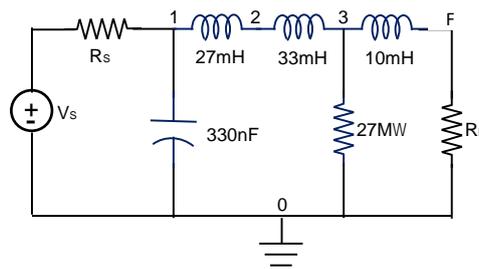


Fig. 5. Circuito eléctrico.

1,0,1,0,3,3	1,2,2,2,2,5	2,3,3,2,2,6	3,0,3,1,5,5	3,F,F,2,2,0
-------------	-------------	-------------	-------------	-------------

Fig. 6. Representación del circuito de la figura 5.

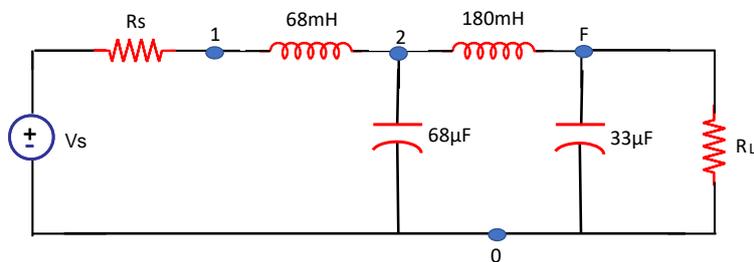


Fig. 7. Filtro pasa-bajas Butterworth de cuarto orden.

1,2,2,2,2,10	2,0,2,0,1,5	2,F,F,2,1,3	F,0,F,0,1,3
--------------	-------------	-------------	-------------

Fig. 8. Cromosoma del filtro de Butterworth de cuarto orden.

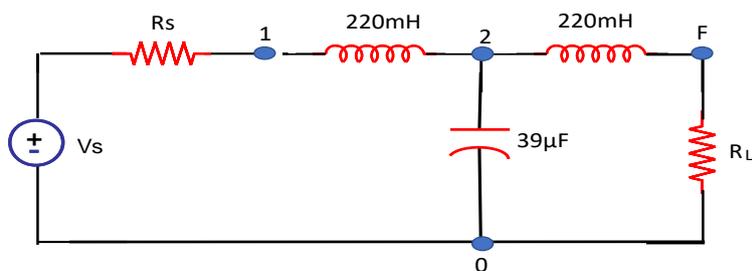


Fig. 9. Filtro pasa-bajas Chebyshev de tercer orden

1,2,2,2,1,4	2,0,2,0,1,4	2,F,F,2,1,4
-------------	-------------	-------------

Fig. 10. Cromosoma del filtro Chebyshev de tercer orden

La figura 7, muestra un filtro pasabajas diseñado mediante la aproximación de Butterworth. Las especificaciones de este filtro son que atenúe 60dB las señales por encima de los 750Hz, que tenga un rizado en la banda de paso de 1dB y que tanto la resistencia de carga como la del generador sean de  $50\Omega$ .

El cromosoma que representa a este circuito se muestra en la figura 8. Note que una vez que se ha establecido la plantilla en la que el circuito evolucionará, basta con codificar cada elemento de circuito.

Finalmente, en la figura 9 se presenta el filtro descrito anteriormente, diseñado mediante el uso de la aproximación de Chebyshev.

El cromosoma que representa este circuito se muestra en la figura 10.

Como se aprecia de los ejemplos anteriores, el mecanismo de representación propuesto es compacto y versátil, pues permite una representación compacta independientemente de la topología del circuito.

## **5. Conclusiones**

Debido a que uno de los principales retos en el diseño automático de circuitos analógicos es su codificación, en este trabajo se propone un mecanismo de representación que fue creado teniendo en cuenta que debe ser capaz de evolucionar tanto la topología como el tamaño de los elementos de circuito. El mecanismo además es muy compacto, pues independientemente de la complejidad de la topología del circuito, codifica un solo gen por cada elemento de circuito. Esta situación produce una aportación interesante en relación con otras propuestas, pues, aunque no se discute en este documento, los operadores de transformación explorados producen topologías válidas, lo que reduce enormemente la carga computacional que otros esquemas como el de Koza [20], deben afrontar una vez que el mecanismo se encuentra en operación dentro de una herramienta de computación evolutiva.

El cromosoma es de tamaño variable y se implementa computacionalmente, usando listas de nodos (genes) enlazados, lo que de acuerdo con diferentes investigadores incluidos los autores de este trabajo, explota la potencialidad de búsqueda de los algoritmos evolutivos. En este trabajo se muestra que el mecanismo de representación codifica fácilmente topologías clásicas (como las que se producen siguiendo aproximaciones clásicas de diseño de circuitos). Además, se adapta a la plantilla de circuito que resulte conveniente, según el tipo de dispositivo electrónico que se desee diseñar.

Un aspecto que aún no se discute en este trabajo, pero que ya se ha explorado, es la facilidad de conversión de circuitos codificados a sus equivalentes en lenguaje de descripción de circuitos, para su simulación.

Otra ventaja de este mecanismo es que es adaptable para la manipulación de un numeroso grupo de familias de dispositivos electrónicos, lo que reduce las discrepancias entre un circuito evolucionado y uno implementado. En relación con el manejo de diferentes escalas de dispositivos, nuestra propuesta es muy flexible.

Finalmente, en este trabajo se muestra la versión usada para la representación de elementos analógicos pasivos, pero ya se está analizando la versión que integra elementos activos.

En este trabajo aún no se discuten aspectos de ejecución de algoritmos evolutivos, pues su propósito es la presentación del mecanismo de representación y prueba con diferentes circuitos; sin embargo, el paso siguiente es su aplicación en el entorno de un algoritmo genético.

## **Referencias**

1. Castejón, F., Carmona, E.J.: Automatic design of analog electronic circuits using grammatical evolution. *Appl. Soft Comput.*, 62, pp. 1003–1018 (2018)
2. Rojec, Ž., Bürmen, Á., Fajfar, I.: Analog circuit topology synthesis by means of evolutionary computation. *Eng. Appl. Artif. Intell.*, 80, pp. 48–65 (2019)

3. Coello-Coello, C.A., Aguirre, A.H.: Design of combinational logic circuits through an evolutionary multiobjective optimization approach. *Artif. Intell. Eng. Des. Anal. Manuf.*, 16(1), pp. 39–53 (2002)
4. Karpuzcu, U. R.: Automatic verilog code generation through grammatical evolution. In: *Proceedings of the 7th Annual Workshop on Genetic and Evolutionary Computation*, pp. 394–397 (2005)
5. Yan, X., Li, W., Zhang, Y., Zhang, H., Wu, J. : Electronic circuit automatic design based on genetic algorithms. *Procedia Eng.*, 15, pp. 2948–2954 (2011)
6. Anjomshoa, M., Mahani, A., Sadeghifard, S.: A new automated design and optimization method of CMOS logic circuits based on Modified Imperialistic Competitive Algorithm. *Appl. Soft Comput.*, 21, pp. 423–432 (2014)
7. Talbi, E.G.: *Metaheuristics: from design to implementation*. El-Ghazali Talbi (2009)
8. Zebulum, R.S., Pacheco, M.A., Vellasco, M.: Comparison of different evolutionary methodologies applied to electronic filter design. In: *IEEE International Conference on Evolutionary Computation Proceedings. IEEE World Congress on Computational Intelligence (Cat. No.98TH8360)*, pp. 434–439 (1998)
9. Das, A., Vemuri, R.: A graph grammar based approach to automated multi-objective analog circuit design. In: *Proceedings of the Conference on Design, Automation and Test in Europe*, pp. 700–705 (2009)
10. El Dor, A., Fakhfakh, M., Siarry, P.: Multiobjective differential evolution algorithm using crowding distance for the optimal design of analog circuits (2016)
11. Sanabria-Borbon, A.C., Tlelo-Cuautle, E.: Sizing analog integrated circuits by combining gm/ID technique and evolutionary algorithms. In: *IEEE 57th International Midwest Symposium on Circuits and Systems (MWSCAS), Circuits and Systems (MWSCAS), 2014 IEEE 57th International Midwest Symposium on*, pp. 234–237 (2014)
12. Olenšek, J., Tuma, T., Puhan, J., Brmen, Á.: A new asynchronous parallel global optimization method based on simulated annealing and differential evolution. *Appl. Soft Comput.*, 11(1), pp. 1481–1489 (2011)
13. Torres-Soto, A., Ponce de León-Sentí, E.E.: *Metaheurísticas evolutivas en el diseño de circuitos analógicos* (2010)
14. Shi, G.: Toward automated reasoning for analog IC design by symbolic computation—A survey. *Integration*, 60, pp. 117–131 (2018)
15. Sorkhabi, S.E., Zhang, L.: Automated topology synthesis of analog and RF integrated circuits: A survey. *Integr. VLSI J.*, 56, pp. 128–138 (2017)
16. Das, A.: *Algorithms for topology synthesis of analog circuits*. University of Cincinnati, USA (2008)
17. Engelbrecht, A.P.: *Fundamentals of computational swarm intelligence*. Wiley (2005)
18. Holland, J.H., Holland, P.P.E.E.C.S.J.H., Holland, S.L.H.R.M.: *Adaptation in natural and artificial systems: an introductory analysis with applications to biology. Control, and Artificial Intelligence*. M.I.T.P. (1992)
19. Goldberg, D.E.: *Genetic algorithms in search, optimization, and machine learning*. Addison-Wesley Publishing Company (1989)
20. Koza, J.R., Rice, J.P.: *Genetic programming: on the programming of computers by means of natural selection*. Bradford (1992)
21. Fogel, L.J.: *On the organization of intellect*. University of California, Engineering (1964)
22. Larrañaga, P., Lozano, J.A.: *Estimation of distribution algorithms: a new tool for evolutionary computation*. Springer US (2012)
23. Schwefel, H.P.: *Evolutionsstrategie und numerische optimierung*. Technische Universität Berlin (1975)
24. Feoktistov, V.: *Differential evolution: in search of solutions*. Springer US (2007)
25. Lohn, J., Colombano, S.: *Automated analog circuit sythesis using a linear representation* (1998)

26. Lohn, J.D., Colombano, S.P.: A circuit representation technique for automated circuit design. *IEEE Trans. Evol. Comput.*, vol. 3, no. 3, pp. 205–219 (1999)
27. Goh, C., Li, Y.: GA automated design and synthesis of analog circuits with practical constraints. In: *Proceedings of the 2001 Congress on Evolutionary Computation (IEEE Cat. No. 01TH8546)*, vol. 1, pp. 170–177 (2001)
28. Hu, J., Zhong, X., Goodman, E.D.: Open-ended robust design of analog filters using genetic programming. In: *Proceedings of the 7th annual conference on Genetic and evolutionary computation*, pp. 1619–1626 (2005)
29. Ambaradar, A.: *Procesamiento de señales analógicas y digitales*. Thomson (2002)
30. Johnson, C. D.: *Process Control Instrumentation Technology*. Prentice Hall (1997)
31. Mattiussi, C., Floreano, D.: Analog Genetic Encoding for the Evolution of Circuits and Networks. *IEEE Trans. Evol. Comput.*, vol. 11, no. 5, pp. 596–607 (2007)
32. Zebulum, R., Pacheco, M., Vellasco, M.: Variable Length Representation in Evolutionary Electronics. *Evol. Comput.*, vol. 8, pp. 93–120 (2000)
33. Horrocks, D.H., Khalifa, Y.M.A.: Genetically derived filter circuits using preferred value components. In: *IEE Colloquium on Analogue Signal Processing*, pp. 1–4 (1994)